

THIS PAGE BLANK (reverse)

JPA 2000-188670 which corresponds to USP 6,600,577

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-188670

(P 2 0 0 0 - 1 8 8 6 7 0 A)

(43) 公開日 平成12年7月4日 (2000. 7. 4)

(51) Int. Cl. ⁷

H04N 1/19

識別記号

F I

H04N 1/04

103

A 5C072

テーマコード (参考)

審査請求 未請求 請求項の数 3 O L (全14頁)

(21) 出願番号 特願平10-365610

(22) 出願日 平成10年12月22日 (1998. 12. 22)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 梅澤 範幸

神奈川県川崎市幸区柳町70番地 株式会社

東芝柳町工場内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外 6 名)

Fターム(参考) 5C072 BA20 EA05 FA07 FB15 FB17

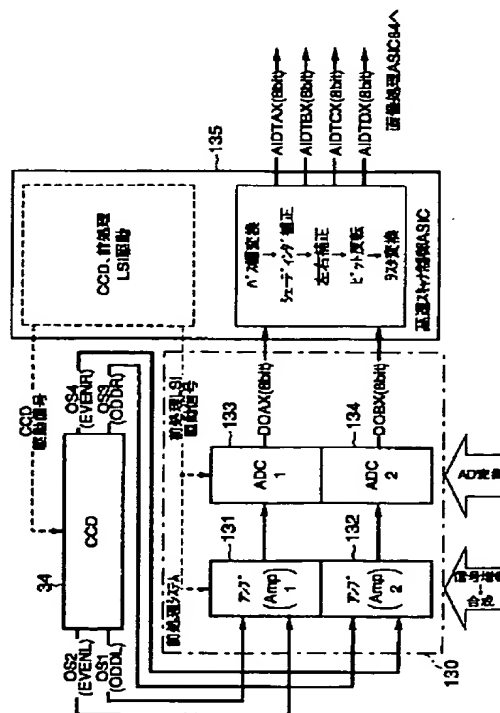
FB21 LA02 UA05 XA01

(54) 【発明の名称】 画像読取装置

(57) 【要約】

【課題】 4分割光電変換素子を用いた際の出力信号間のクロストークを防止して原稿に忠実な出力画像を読み取る。

【解決手段】 4チャンネル出力CCD (4分割光電変換素子) 34の出力端子OS 1から出力される左側の奇数成分の画像信号 (ODDL) をアンプ131に入力し、4チャンネル出力CCD 34の出力端子OS 2から出力される左側の偶数成分の画像信号 (EVENL) をアンプ131に入力し、4チャンネル出力CCD 34の出力端子OS 3から出力される右側の奇数成分の画像信号 (ODDR) をアンプ132に入力し、4チャンネル出力CCD 34の出力端子OS 4から出力される右側の偶数成分の画像信号 (EVENR) をアンプ132に入力し、アンプ131、132でそれぞれ左側と右側のマルチプレックスを行い、高速スキャナ制御ASICで左右補正を行う。



【特許請求の範囲】

【請求項 1】 光電変換素子の画像領域における画素送り出しの分割を奇数、偶数の 2 分割に加えて主走査方向の左側、右側の 2 分割を加えた 4 分割領域で受光する 4 分割光電変換素子と、

この 4 分割光電変換素子で受光した 4 分割領域における左側奇数領域からの出力信号と左側偶数領域からの出力信号とを合成して増幅する第 1 の増幅手段と、

この 4 分割光電変換素子で受光した 4 分割領域における右側奇数領域からの出力信号と右側偶数領域からの出力信号とを合成して増幅する第 2 の増幅手段と、

上記第 1 の増幅手段からの左側領域を合成した出力信号と上記第 2 の増幅手段からの右側領域を合成した出力信号との左右補正を行う補正手段と、

を具備したことを特徴とする画像読取装置。

【請求項 2】 光電変換素子の画像領域における画素送り出しの分割を奇数、偶数の 2 分割に加えて主走査方向の左側、右側の 2 分割を加えた 4 分割領域で受光する 4 分割光電変換素子と、

この 4 分割光電変換素子で受光した 4 分割領域からの 4 つの出力信号を奇数／偶数、または左側／右側で合成して増幅する増幅手段と、

この増幅手段で合成された出力信号を 4 つに分割する分割手段と、

この分割手段で分割された 4 つの出力信号における左側と右側の出力の補正を行う補正手段と、

を具備したことを特徴とする画像読取装置。

【請求項 3】 光電変換素子の画像領域における画素送り出しの分割を奇数、偶数の 2 分割に加えて主走査方向の左側、右側の 2 分割を加えた 4 分割領域で受光する 4 分割光電変換素子と、

この 4 分割光電変換素子で受光した 4 分割領域における左側偶数領域からの出力信号と右側奇数領域からの出力信号とを選択する第 1 の選択手段と、

上記 4 分割光電変換素子で受光した 4 分割領域における左側奇数領域からの出力信号と、上記第 1 の選択手段で選択出力された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを合成して増幅する第 1 の増幅手段と、

上記 4 分割光電変換素子で受光した 4 分割領域における右側偶数領域からの出力信号と、上記第 1 の選択手段で選択出力された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを合成して増幅する第 2 の増幅手段と、

上記第 1 の増幅手段で増幅合成された左側奇数領域からの出力信号と、上記第 1 の選択手段で選択された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを分割する第 1 の分割手段と、

上記第 2 の増幅手段で増幅合成された右側偶数領域からの出力信号と、上記第 1 の選択手段で選択された左側偶

数領域からの出力信号または右側奇数領域からの出力信号とを分割する第 2 の分割手段と、

上記第 1 の分割手段で分割された左側偶数領域からの出力信号または右側奇数領域からの出力信号と、上記第 2 の分割手段で分割された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを選択する第 2 の選択手段と、

上記第 1 の分割手段で分割された左側奇数領域からの出力信号と上記第 2 の選択手段で選択された左側偶数領域からの出力信号または右側奇数領域からの出力信号と、

上記第 2 の分割手段で分割された右側偶数領域からの出力信号と上記第 2 の選択手段で選択された左側偶数領域からの出力信号または右側奇数領域からの出力信号とにおける左側と右側の出力の補正を行う補正手段と、

上記第 1 の選択手段と上記第 2 の選択手段で選択する出力信号を制御する制御手段と、

を具備したことを特徴とする画像読取装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】この発明は、たとえば電子複写機等の画像形成装置に設けられ、原稿の光画像情報を 4 分割光電変換素子で受光して原稿の画像を読み取る画像読取装置に関する。

【 0 0 0 2 】

【従来の技術】従来、電子複写機等の画像形成装置において、画像読み取りの高速化を図るため 4 チャンネル出力 CCD（4 分割光電変換素子）、増幅器（AMP）を用いて前処理システムを構成していた。

【 0 0 0 3 】また、信号の伝送経路の違いによる画像データへの影響を少なくするため、CCD の 4 チャンネル（c h）出力（1 ラインを中央で左右に分け、さらに奇数（o d d）と偶数（e v e n）おきの出力に分割）を左側の奇数出力 a 1 と右側の奇数出力 a 2 を増幅する増幅器 A と左側の偶数出力 b 1 と右側の偶数出力 b 2 を増幅する増幅器 B を使い、増幅器 A により増幅された奇数出力 a 1、a 2 のラインの中央位置に相当する双方の信号レベルが一致するように奇数出力 a 1 又は a 2 のどちらか一方を補正する手段と増幅器 B により増幅された偶数出力 b 1、b 2 のラインの中央位置に相当する双方の信号レベルが一致するように偶数出力 b 1 又は b 2 のどちらか一方を補正する手段を備え画像データの補正と画像データ（CCD の 4 c h 出力）の信号配列を整列化していた。

【 0 0 0 4 】しかしながら、CCD の出力は、アナログ出力のため基板上のクロストークや L S I（増幅器）内部でのクロストーク、マルチプレックス時のスイッチングの影響を受けやすく、画像読み取りの高速化をはかるとさらに上記影響が発生しやすくなる。このため、CCD の 4 c h 出力の左側の奇数出力と右側の奇数出力、左側の偶数出力と右側の偶数出力をそれぞれ増幅器で増幅

すると各出力信号は基板上のクロストークやL S I（増幅器）内部でのクロストーク、マルチプレックス時のスイッチングの影響を受けてしまう。このため、出力画像は、左右の影響を受けたゴースト画像のようになってしまう。

【0 0 0 5】

【発明が解決しようとする課題】上記したように、電子複写機等の画像形成装置における4チャンネル出力CCD（4分割光電変換素子）、増幅器（AMP）を用いて前処理システムにおいて、CCDの4チャンネル出力の左側の奇数出力と右側の奇数出力、左側の偶数出力と右側の偶数出力をそれぞれ増幅器で増幅すると各出力信号は基板上のクロストークやL S I（増幅器）内部でのクロストーク、マルチプレックス時のスイッチングの影響を受けてしまう。このため、出力画像は、左右の影響を受けたゴースト画像のようになってしまい原稿に忠実な出力画像を読み取ることができないという問題があった。

【0 0 0 6】そこで、この発明は、4分割光電変換素子を用いた際の出力信号間のクロストークを防止して原稿に忠実な出力画像を読み取ることのできる画像読取装置を提供することを目的とする。

【0 0 0 7】

【課題を解決するための手段】この発明の画像読取装置は、光電変換素子の画像領域における画素送り出しの分割を奇数、偶数の2分割に加えて主走査方向の左側、右側の2分割を加えた4分割領域で受光する4分割光電変換素子と、この4分割光電変換素子で受光した4分割領域における左側奇数領域からの出力信号と左側偶数領域からの出力信号とを合成して増幅する第1の増幅手段と、この4分割光電変換素子で受光した4分割領域における右側奇数領域からの出力信号と右側偶数領域からの出力信号とを合成して増幅する第2の増幅手段と、上記第1の増幅手段からの左側領域を合成した出力信号と上記第2の増幅手段からの右側領域を合成した出力信号との左右補正を行う補正手段とから構成されている。

【0 0 0 8】この発明の画像読取装置は、光電変換素子の画像領域における画素送り出しの分割を奇数、偶数の2分割に加えて主走査方向の左側、右側の2分割を加えた4分割領域で受光する4分割光電変換素子と、この4分割光電変換素子で受光した4分割領域からの4つの出力信号を奇数／偶数、または左側／右側で合成して増幅する増幅手段と、この増幅手段で合成された出力信号を4つに分割する分割手段と、この分割手段で分割された4つの出力信号における左側と右側の出力の補正を行う補正手段とから構成されている。

【0 0 0 9】この発明の画像読取装置は、光電変換素子の画像領域における画素送り出しの分割を奇数、偶数の2分割に加えて主走査方向の左側、右側の2分割を加えた4分割領域で受光する4分割光電変換素子と、この4

分割光電変換素子で受光した4分割領域における左側偶数領域からの出力信号と右側奇数領域からの出力信号とを選択する第1の選択手段と、上記4分割光電変換素子で受光した4分割領域における左側奇数領域からの出力信号と、上記第1の選択手段で選択出力された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを合成して増幅する第1の増幅手段と、上記4分割光電変換素子で受光した4分割領域における右側偶数領域からの出力信号と、上記第1の選択手段で選択出力された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを合成して増幅する第2の増幅手段と、上記第1の増幅手段で増幅合成された左側奇数領域からの出力信号と、上記第1の選択手段で選択された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを分割する第1の分割手段と、上記第2の増幅手段で増幅合成された右側偶数領域からの出力信号と、上記第1の選択手段で選択された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを分割する第2の分割手段と、上記第1の分割手段で分割された左側偶数領域からの出力信号または右側奇数領域からの出力信号と、上記第2の分割手段で分割された左側偶数領域からの出力信号または右側奇数領域からの出力信号とを選択する第2の選択手段と、上記第1の分割手段で分割された左側奇数領域からの出力信号と上記第2の選択手段で選択された左側偶数領域からの出力信号または右側奇数領域からの出力信号と、上記第2の分割手段で分割された右側偶数領域からの出力信号と上記第2の選択手段で選択された左側偶数領域からの出力信号または右側奇数領域からの出力信号とにおける左側と右側の出力の補正を行う補正手段と、上記第1の選択手段と上記第2の選択手段で選択する出力信号を制御する制御手段とから構成されている。

【0 0 1 0】

【発明の実施の形態】以下、この発明の一実施の形態について図面を参照して説明する。

【0 0 1 1】図1は、この発明に係る高速化対応の4チャンネル出力CCD（4分割光電変換素子）を用いたデジタル複写機（DPPC）の内部構造を示す断面図である。

【0 0 1 2】図1に示すように、デジタル複写機は装置本体10を備え、この装置本体10内には、画像読取手段として機能するスキャナ部4、および画像形成手段として機能するプリンタ部6が設けられている。

【0 0 1 3】装置本体10の上面には、読取対象物、つまり原稿Dが載置される透明なガラスからなる原稿載置台12が設けられている。また、装置本体10の上面には、原稿載置台12上に原稿を自動的に送る自動原稿送り装置7（以下、ADFと称する）が配設されている。このADF7は、原稿載置台12に対して開閉可能に配設され、原稿載置台12に載置された原稿Dを原稿載置

台12に密着させる原稿押さえとしても機能する。

【0014】ADF7は、原稿Dがセットされる原稿トレイ8、原稿の有無を検出するエンベティセンサ9、原稿トレイ8から原稿を一枚づつ取り出すピックアップローラ14、取り出された原稿を搬送する給紙ローラ15、原稿の先端を整位するアライニングローラ対16、原稿載置台12のほぼ全体を覆うように配設された搬送ベルト18を備えている。そして、原稿トレイ8に上向きにセットされた複数枚の原稿は、その最下の頁、つまり、最終頁から順に取り出され、アライニングローラ対16により整位された後、搬送ベルト18によって原稿載置台12の所定位置へ搬送される。

【0015】ADF7において、搬送ベルト18を挟んでアライニングローラ対16と反対側の端部には、反転ローラ20、非反転センサ21、フラップ22、排紙ローラ23が配設されている。後述するスキャナ部4により画像情報の読取られた原稿Dは、搬送ベルト18により原稿載置台12上から送り出され、反転ローラ20、フラップ21、および排紙ローラ22を介してADF7上面の原稿排紙部24上に排出される。原稿Dの裏面を

読取する場合、フラップ22を切換えることにより、搬送ベルト18によって搬送されてきた原稿Dは、反転ローラ20によって反転された後、再度搬送ベルト18により原稿載置台12上の所定位置に送られる。

【0016】装置本体10内に配設されたスキャナ部4は、原稿載置台12に載置された原稿Dを照明する光源としての露光ランプ25、および原稿Dからの反射光を所定の方に偏向する第1のミラー26を有し、これらの露光ランプ25および第1のミラー26は、原稿載置台12の下方に配設された第1のキャリッジ27に取り付けられている。

【0017】第1のキャリッジ27は、原稿載置台12と平行に移動可能に配置され、図示しない歯付きベルト等を介して後述するスキャニングモータ35により、原稿載置台12の下方を往復移動される。

【0018】また、原稿載置台12の下方には、原稿載置台12と平行に移動可能な第2のキャリッジ28が配設されている。第2のキャリッジ28には、第1のミラー26により偏向された原稿Dからの反射光を順に偏向する第2および第3のミラー30、31が互いに直角に取り付けられている。第2のキャリッジ28は、第1のキャリッジ27を駆動する歯付きベルト等により、第1のキャリッジ27に対して従動されとともに、第1のキャリッジに対して、1/2の速度で原稿載置台12に沿って平行に移動される。

【0019】また、原稿載置台12の下方には、第2のキャリッジ28上の第3のミラー31からの反射光を集束する結像レンズ32と、結像レンズにより集束された反射光を受光して光電変換する4チャンネル出力CCD(光電変換素子)34とが配設されている。結像レンズ

32は、第3のミラー31により偏向された光の光軸を含む面内に、駆動機構を介して移動可能に配設され、自身が移動することで反射光を所望の倍率で結像する。そして、4チャンネル出力CCD34は、入射した反射光を光電変換し、読み取った原稿Dに対応する電気信号を出力する。

【0020】一方、プリンタ部6は、潜像形成手段として作用するレーザ露光装置40を備えている。レーザ露光装置40は、光源としての半導体レーザ41と、半導体レーザ41から出射されたレーザ光を連続的に偏向する走査部材としてのポリゴンミラー36と、ポリゴンミラー36を後述する所定の回転数で回転駆動する走査モータとしてもポリゴンモータ37と、ポリゴンミラーからのレーザ光を偏向して後述する感光体ドラム44へ導く光学系42とを備えている。このような構成のレーザ露光装置40は、装置本体10の図示しない支持フレームに固定支持されている。

【0021】半導体レーザ41は、スキャナ部4により読取られた原稿Dの画像情報、あるいはファクシミリ送受信文書情報等に応じてオン・オフ制御され、このレーザ光はポリゴンミラー36および光学系42を介して感光体ドラム44へ向けられ、感光体ドラム44周面を走査することにより感光体ドラム44周面上に静電潜像を形成する。

【0022】また、プリンタ部6は、装置本体10のほぼ中央に配設された像担持体としての回転自在な感光体ドラム44を有し、感光体ドラム44周面は、レーザ露光装置40からのレーザ光により露光され、所望の静電潜像が形成される。感光体ドラム44の周囲には、ドラム周面を所定の電荷に帯電させる帯電チャージャ45、感光体ドラム44周面上に形成された静電潜像に現像剤としてのトナーを供給して所望の画像濃度で現像する現像器46、後述する用紙カセットから給紙された被転写材、つまり、コピー用紙Pを感光体ドラム44から分離させるための剥離チャージャ47を一体に有し、感光体ドラム44に形成されたトナー像を用紙Pに転写させる転写チャージャ48、感光体ドラム44周面からコピー用紙Pを剥離する剥離爪49、感光体ドラム44周面に残留したトナーを清掃する清掃装置50、および、感光体ドラム44周面の除電する除電器51が順に配置されている。

【0023】装置本体10内の下部には、それぞれ装置本体から引出し可能な上段カセット52、中段カセット53、下段カセット54が互いに積層状態に配設され、各カセット内にはサイズの異なるコピー用紙が装填されている。これらのカセットの側方には大容量フィーダ55が設けられ、この大容量フィーダ55には、使用頻度の高いサイズのコピー用紙P、例えば、A4サイズのコピー用紙Pが約3000枚収納されている。また、大容量フィーダ55の上方には、手差しトレイ56を兼ねた

給紙カセット 57 が脱着自在に装着されている。

【0024】装置本体 10 内には、各カセットおよび大容量フィーダ 55 から感光体ドラム 44 と転写チャージャ 48 との間に位置した転写部を通して延びる搬送路 58 が形成され、搬送路 58 の終端には定着ランプ 60a を有する定着装置 60 が設けられている。定着装置 60 に対向した装置本体 10 の側壁には排出口 61 が形成され、排出口 61 にはシングルトレイのフィニッシャ 150 が装着されている。

【0025】上段カセット 52、中段カセット 53、下段カセット 54、給紙カセット 57 の近傍および大容量フィーダ 55 の近傍には、カセットあるいは大容量フィーダから用紙 P を一枚ずつ取り出すピックアップローラ 63 がそれぞれ設けられている。また、搬送路 58 には、ピックアップローラ 63 により取り出されたコピー用紙 P を搬送路 58 を通して搬送する多数の給紙ローラ対 64 が設けられている。

【0026】搬送路 58 において感光体ドラム 44 の上流側にはレジストローラ対 65 が設けられている。レジストローラ対 65 は、取り出されたコピー用紙 P の傾きを補正するとともに、感光体ドラム 44 上のトナー像の先端とコピー用紙 P の先端とを整合させ、感光体ドラム 44 周面の移動速度と同じ速度でコピー用紙 P を転写部へ給紙する。レジストローラ対 65 の手前、つまり、給紙ローラ 64 側には、コピー用紙 P の到達を検出するアライニング前センサ 66 が設けられている。

【0027】ピックアップローラ 63 により各カセットあるいは大容量フィーダ 55 から 1 枚ずつ取り出されたコピー用紙 P は、給紙ローラ対 64 によりレジストローラ対 65 へ送られる。そして、コピー用紙 P は、レジストローラ対 65 により先端が整位された後、転写部に送られる。

【0028】転写部において、感光体ドラム 44 上に形成された現像剤像、つまり、トナー像が、転写チャージャ 48 により用紙 P 上に転写される。トナー像の転写されたコピー用紙 P は、剥離チャージャ 47 および剥離爪 49 の作用により感光体ドラム 44 周面から剥離され、搬送路 52 の一部を構成する搬送ベルト 67 を介して定着装置 60 に搬送される。そして、定着装置 60 によって現像剤像がコピー用紙 P に熔融定着した後、コピー用紙 P は、給紙ローラ対 68 および排紙ローラ対 69 により排出口 61 を通してフィニッシャ 150 上へ排出される。

【0029】搬送路 58 の下方には、定着装置 60 を通過したコピー用紙 P を反転して再びレジストローラ対 65 へ送る自動両面装置 70 が設けられている。自動両面装置 70 は、コピー用紙 P を一時的に集積する一時集積部 71 と、搬送路 58 から分岐し、定着装置 60 を通過したコピー用紙 P を反転して一時集積部 71 に導く反転路 72 と、一時集積部に集積されたコピー用紙 P を一枚

ずつ取り出すピックアップローラ 73 と、取り出された用紙を搬送路 74 を通してレジストローラ対 65 へ給紙する給紙ローラ 75 とを備えている。また、搬送路 58 と反転路 72 との分岐部には、コピー用紙 P を排出口 61 あるいは反転路 72 に選択的に振り分ける振り分けゲート 76 が設けられている。

【0030】両面コピーを行う場合、定着装置 60 を通過したコピー用紙 P は、振り分けゲート 76 により反転路 72 に導かれ、反転された状態で一時集積部 71 に一時的に集積された後、ピックアップローラ 73 および給紙ローラ対 75 により、搬送路 74 を通してレジストローラ対 65 へ送られる。そして、コピー用紙 P はレジストローラ対 65 により整位された後、再び転写部に送られ、コピー用紙 P の裏面にトナー像が転写される。その後、コピー用紙 P は、搬送路 58、定着装置 60 および排紙ローラ 69 を介してフィニッシャ 150 に排紙される。

【0031】フィニッシャ 150 は排出された一部構成の文書を一部単位でステープル止めし貯めていくものである。ステープルするコピー用紙 P が一枚排出口 61 から排出される度にガイドバー 151 にてステープルされる側に寄せて整合する。全てが排出され終わると紙押えアーム 152 が排出された一部単位のコピー用紙 P を抑えステープラユニット（図示しない）がステープル止めを行う。その後、ガイドバー 151 が下がり、ステープル止めが終わったコピー用紙 P はその一部単位でフィニッシャ排出ローラ 155 にてそのフィニッシャ排出トレイ 154 に排出される。フィニッシャ排出トレイ 154 の下がる量は排出されるコピー用紙 P の枚数によりある程度決められ、一部単位に排出される度にステップ的に下がる。また排出されるコピー用紙 P を整合するガイドバー 151 はフィニッシャ排出トレイ 154 上に載った既にステープル止めされたコピー用紙 P に当たらないような高さの位置にある。

【0032】また、フィニッシャ排出トレイ 154 は、ソートモード時、一部ごとにシフト（たとえば、前後左右の 4 つの方向へ）するシフト機構（図示しない）に接続されている。

【0033】また、装置本体 10 の前面上部には、様々な複写条件並びに複写動作を開始させる複写開始信号などを入力する操作パネル 380 が設けられている。

【0034】次に、図 2 を参照してデジタル複写機の制御システムについて説明する。

【0035】デジタル複写機の制御システムは、全体は大きく 3 つのブロックより成り、スキャナ部 4、プリンタ部 6 との間を画像処理部 5 で繋ぎ、デジタル複写機を構成する基本部 301 と、この基本部 301 からの画像データを受け取り記録し、その記録した画像データを再び基本部 301 に転送することでメモリコピー（電子ソート）を実現するページメモリ部 302 と、このページ

メモリ部302の圧縮画像データを記憶するための2次メモリとしてのハードディスク(HD)、公衆回線を通して外部と画像圧縮データのやり取りを行うFAXボード(G4/G3・FAX制御手段)369、LANを経由してデータのやり取りを行うLANボード(ローカルエリアネットワーク回線制御手段)371、またそれ等をシステムバス373とISAバス374を通して制御する拡張部CPU361、拡張部CPU361が使用するメインメモリ361a、ISAバス374上でのDMA転送を制御するDMAC362とから成るマザーボード等で構成される拡張部303から構成される。

【0036】基本部301とページメモリ部302は制御データをやりとりする基本部システムインタフェース316、画像データをやりとりする基本部画像インタフェース317とで接続されている。また、ページメモリ部302と拡張部303は制御データをやりとりする拡張部システムインタフェース376、画像データをやりとりする拡張部画像インタフェース377とで接続されている。

【0037】基本部301は、入力手段(スキャナ部)4、出力手段(プリンタ部)6、画像処理部5、およびこれらを制御する制御手段(基本部CPU)311から構成される。

【0038】スキャナ部4は列状に配置された複数の受光素子(1ラインのCCD)からなる上述した4チャンネル出力CCD34を有し、原稿載置台12に載置された原稿の画像を基本部CPU311からの指示に従い1ライン毎に読取り、画像の濃淡を8ビットのデジタル・データに変換した後、スキャナインタフェース(図示しない)を介して、同期信号と共に時系列デジタル・データとして画像処理部5へ出力する。

【0039】基本部CPU311は上記基本部301内の上記各手段及び後述するページメモリ部302の各手段を制御する。

【0040】ページメモリ部302は基本部301内の基本部CPU311と拡張部303内の拡張部CPU361との制御情報の通信を制御したり、基本部301および拡張部303からのページメモリ323へのアクセスを制御し、通信メモリ305を内蔵するシステム制御手段304、画像データを一時的に記憶しておく記憶手段(ページメモリ)323、ページメモリ323のアドレスを生成するアドレス制御部306、ページメモリ部302内の各デバイス間のデータ転送を行う画像バス320、ページメモリ部302内の各デバイスとシステム制御手段304との間の制御信号の転送を行う制御バス321、画像バス320を介してページメモリ323と他のデバイスとのデータ転送を行うときのデータ転送を制御するデータ制御手段307、基本部画像インタフェース317を介して基本部301と画像データを転送するときに画像データをインタフェースする画像データI

／F手段308、解像度の異なる機器に画像データを送信するときに画像データを他の機器の解像度に変換したり、解像度の異なる機器から受信した画像データを基本部301のプリンタ部6の解像度に変換したり、2値画像データの90度回転処理を実行する解像度変換／2値回転手段325、ファクシミリ送信や光ディスク記憶のように画像データを圧縮して送信したり、記憶したりするデバイスのために入力した画像データを圧縮したり、圧縮された形態の画像データをプリンタ部6を介して可視化するために伸長する圧縮／伸長手段324、画像データI／F手段308に接続され、プリンタ部6から画像データを出力するときに画像データを90度あるいは-90度回転して出力するときに使用する多値回転メモリ309で構成される。

【0041】拡張部303は下記の拡張部303内の各デバイスを拡張部システムバス373を介して制御する制御手段(拡張部CPU)361、この拡張部CPU361が使用するメインメモリ361a、汎用的なISAバス374、拡張部システムバス373とISAバス374をインタフェースするISAバスコントローラ

(ISA・B/C)363、ISAバス374上でのデータ転送を制御するDMAコントローラ(DMAC)362、ISAバス374に接続され画像データを電子的に保存するための保存手段(HDD)365、そのインタフェースであるHD・FDインタフェース(HD・FDI/F)364、ISAバス374に接続され画像データを電子的に保存するための保存手段(光ディスク装置;ODD)368、そのインタフェースであるSCSIインタフェース367、LAN機能を実現するためのローカルエリアネットワーク回線制御手段(LAN)371、プリンタ機能を実現するためのプリンタコントローラ手段370、G4/G3・FAX制御機能を有するG4/G3・FAX制御手段369、プリンタコントローラ手段370からのイメージデータをシステム画像インタフェース377を介してページメモリ部302へ出力するための拡張部画像バス375で構成される。

【0042】上記HDD365に内蔵されるハードディスクHDには、圧縮された1頁あるいは複数頁からなる1文書ごとの圧縮イメージデータがファイルとして、その文書を検索するための検索データで管理された状態で記憶されるようになっている。

【0043】また、拡張部システムバス373には、拡張部303に対する指示を行うキーボードとディスプレイからなる上述した操作パネル80が接続されている。

【0044】保存手段(ODD)368はSCSIインタフェース367を介してISAバス374と接続され、拡張部CPU361はSCSIコマンドを用いて拡張部システムバス373、ISA・B/C63、ISAバス374を介して保存手段368を制御する。

【0045】次に、画像データI／F手段(イメージデ

10

20

30

40

50

ータ制御手段) 308 について説明する。画像データ I/F 手段 308 は画像バス 320 上のデバイスでスキャナ部 4 あるいはプリンタ部 6 とページメモリ 323 との間の画像データ転送を画像処理部 5 を介して行う。また、拡張部 303 内の拡張部画像バス 375 に接続されたプリンタコントローラ 370 等とページメモリ 323 との画像データ転送も行う。

【0046】ここで、ページメモリ部 302 のページメモリ 323 は大きなメモリ空間を有したものである。

【0047】図 3 は、図 1、図 2 で示したデジタル複写機の概略構成を示すものである。すなわち、上述したようにスキャナ部 4、画像処理部 5、プリンタ部 6 から構成されている。図 3 に示すようにデジタル複写機の場合の原稿画像の読み込みは、原稿面に露光ランプ 25 で直接光をあてて、その反射光をミラー 26、30、31、結像レンズ 32 を用いて 4 チャンネル出力 CCD 34 まで導き、4 チャンネル出力 CCD 34 によってこの光画像データを光電変換することによって複数 (例えば 600 dpi の場合 7500 個) のそれぞれの受光素子毎に電荷信号に置き換えられる。この電荷信号は、4 チャンネル出力 CCD 34 内部の後述する CCD アナログシフトレジスタによってアナログ信号として順番に転送出力される。

【0048】上記 HDD 365 に内蔵されるハードディスク HD には、圧縮された 1 頁あるいは複数頁からなる 1 文書ごとの圧縮イメージデータがファイルとして、その文書を検索するための検索データで管理された状態で記憶されるようになっている。

【0049】また、拡張部システムバス 373 には、拡張部 303 に対する指示を行うキーボードとディスプレイからなる上述した操作パネル 80 が接続されている。

【0050】保存手段 (ODD) 368 は SCSI インタフェース 367 を介して ISA バス 374 と接続され、拡張部 CPU 361 は SCSI コマンドを用いて拡張部システムバス 373、ISA・B/C 63、ISA バス 374 を介して保存手段 368 を制御する。

【0051】次に、画像データ I/F 手段 (イメージデータ制御手段) 308 について説明する。画像データ I/F 手段 308 は画像バス 320 上のデバイスでスキャナ部 4 あるいはプリンタ部 6 とページメモリ 323 との間の画像データ転送を画像処理部 5 を介して行う。また、拡張部 303 内の拡張部画像バス 375 に接続されたプリンタコントローラ 370 等とページメモリ 323 との画像データ転送も行う。

【0052】ここで、ページメモリ部 302 のページメモリ 323 は大きなメモリ空間を有したものである。

【0053】図 3 に示すように、図 2 で示した制御システムは、4 チャンネル出力 CCD 34 を含んだ読み込み制御部 81、ページメモリボード 82、編集ボード 83、画像処理部 84 と書き込み制御処理部 85、レーザ

駆動部 87、ポリゴンモータドライブ 88 で構成され、半導体レーザ 41 からのレーザ光がポリゴンミラー 36 で偏向されて感光体ドラム 44 へ導かれるように構成されている。

【0054】図 4 は、4 チャンネル出力 CCD 34 の構成を詳細に示したもので、順番に配列された受光素子 (フォトダイオード等) S1~S7500、シフトゲート 101、シフトゲート 102、CCD アナログシフトレジスタ 111~114、出力バッファ 121~124 で構成される。

【0055】図 4 に示すように 4 チャンネル出力 CCD 34 の場合は、信号出力が偶数成分と奇数成分を、さらにそれぞれを左右に分割して 4 系統の出力構成としているため、CCD アナログシフトレジスタ 111、112、113、114 が 4 つ存在する。したがって CCD アナログシフトレジスタ 111 によって奇数成分の左端の受光素子による信号より順番に転送出力され、アナログシフトレジスタ 112 によって偶数成分の左端の受光素子による信号より順番に転送出力され、アナログシフトレジスタ 113 によって奇数成分の右端の受光素子による信号より順番に転送出力され、アナログシフトレジスタ 114 によって偶数成分の右端の受光素子による信号より順番に転送出力されることになる。

【0056】また、奇数成分、偶数成分それぞれの左右から出力される最後の信号は、受光素子 S1~S7500 の中央にて、となりあわせてならぶ受光素子 S3749、S3750、S3751、S3752 による信号となる。この 4 チャンネル出力 CCD 34 を駆動するために必要な制御信号 (転送クロック、シフトゲート信号、リセット信号、クランプ信号) は後述する高速スキャナ制御 ASIC の CCD 駆動機能により生成される。

【0057】図 5 は、従来の読み込み制御部 81 に搭載される 4 チャンネル出力 CCD 34 における画像データの転送を行う前処理システム 130 と高速スキャナ制御 ASIC 135 の構成例を示すものである。

【0058】ここで、本発明を明確に説明するために、この従来例の構成を説明する。

【0059】なお、前処理システム 130 は、アンプ 131、132、A/D コンバータ 133、134 とから構成されている。

【0060】前処理システム 130 において、4 チャンネル出力 CCD 34 から出力されたアナログ信号はアンプ (Amp: アナログ信号処理集積回路) 131、132 において画素信号毎にサンプリングして信号増幅する。

【0061】ここで使用するアンプ 131、132 は、1 チップで 2 チャンネル分の処理が並列 (パラレル) で可能である。アンプ 131 には、4 チャンネル出力 CCD 34 の画素信号の奇数成分の左右 2 チャンネル (出力端子 OS1、OS3) を入力し、アンプ 132 には 4 チ

チャンネル出力 CCD 3 4 の画素信号の偶数成分の左右 2 チャンネル（出力端子 OS 2、OS 4）を入力としている。

【0062】それぞれのアンプ 1 3 1、1 3 2 内部においては、4 チャンネル出力 CCD 3 4 の左右からの 2 チャンネルの画素信号が並列で処理（サンプリングおよび信号増幅）され、そのあと 1 チャンネルに合成（マルチプレックス）する。すなわち、アンプ 1 3 1 においては奇数成分の左右の信号を合成して 1 チャンネルに、アンプ 1 3 2 においては偶数成分の左右の信号を合成して 1

チャンネルにし、それぞれアンプ 1 3 1、1 3 2 より出力するという方式をとっている。

【0063】これはアンプ 1 3 1 では 4 チャンネル出力 CCD 3 4 の奇数成分の左右の画素信号をまとめて処理し、アンプ 1 3 2 では 4 チャンネル出力 CCD 3 4 の偶数成分の左右の画素信号をまとめて処理するという構成であり、このような構成をとることによって 4 チャンネル出力 CCD 3 4 の出力信号の偶数成分、奇数成分、それぞれの左右の信号の歪みがアンプ（1 3 1、1 3 2）のチップ間のバラツキ（チップ差による回路特性のばらつき）に依存しないようにするための配慮となっている。

【0064】また、この場合、アンプ 1 3 1、1 3 2 からの信号出力レートは、アンプ 1 3 1、1 3 2 への信号入力レートの 2 倍となる。このアンプ 1 3 1、1 3 2 より出力される信号処理上適切なレベルまで増幅された画素毎のアナログ信号は、A/D コンバータ（ADC 1 3 3、1 3 4）によって AD 変換されてデジタル信号となる。

【0065】アンプ 1 3 1 は、4 チャンネル出力 CCD 3 4 から出力された奇数成分の左右 2 チャンネルの画素信号をそれぞれ並列でサンプリングして信号増幅し、さらにこの信号を 1 チャンネルに合成し、このアンプ 1 3 1 より出力されるアナログ信号については A/D コンバータ 1 3 3 によって AD 変換するようになっている。また、アンプ 1 3 2 は、4 チャンネル出力 CCD 3 4 から出力された偶数成分の左右 2 チャンネルの画素信号をそれぞれ並列でサンプリングして信号増幅し、さらにこの信号を 1 チャンネルに合成し、このアンプ 1 3 2 より出力されるアナログ信号については A/D コンバータ 1 3 4 によって AD 変換するようになっている。また、ここで使用する A/D コンバータ 1 3 3、1 3 4 の分解能は、8 ビット（bit：256 ステップ）なので、画素データとしては 1 画素あたり 8 ビットデータとなる。

【0066】このように 4 チャンネル出力 CCD 3 4 にて読込まれた画像情報（光画像データとして 4 チャンネル出力 CCD 3 4 に入力されるもの）に基づいて 4 チャンネル出力 CCD 3 4 より出力される画素信号（アナログ信号）をアンプ 1 3 1、1 3 2 にて信号増幅および合成し、その信号を A/D コンバータ 1 3 3、1 3 4 によ

って AD 変換してデジタル信号にするとといった一連の処理をスキャナ部 4 における前処理と呼び、前処理システム 1 3 0 を構成する。

【0067】また、アンプ 1 3 1、1 3 2 を駆動するために必要な制御信号（サンプルホールドパルス、合成信号、クランプ信号）および A/D コンバータ 1 3 3、1 3 4 において AD 変換処理に必要な AD 変換用クロックについては、高速スキャナ制御 ASIC 1 3 5 の前処理 LSI 駆動機能より生成される。このようにして前処理を施された画像情報に基づく画素信号（1 画素あたり 8 ビットデータ、以下画像データと記述する）は、高速スキャナ制御 ASIC 1 3 5 へと入力され、高速スキャナ制御 ASIC 1 3 5 内部においてシェーディング補正処理、左右補正処理、ラスタ変換処理が施される。

【0068】次に、本発明の第 1 実施例について説明する。

【0069】図 6 は、本発明の第 1 実施例に係る読み込み制御部 8 1 に搭載される 4 チャンネル出力 CCD 3 4 における画像データの転送を行う前処理システム 1 3 0 と高速スキャナ制御 ASIC 1 3 5 の構成を示すものである。なお、図 5 で示した従来例と同一個所には同一符号を付して説明を省略する。

【0070】第 1 実施例においては、回路規模を縮小するために LSI（増幅器等）を用いて出力をマルチプレックスする場合、4 チャンネル出力 CCD 3 4 の左側の偶数出力と奇数出力、右側の奇数出力と偶数出力をそれぞれマルチプレックスする。この構成が、図 5 で示した従来例と異なっている。

【0071】すなわち、図 6 において、4 チャンネル出力 CCD 3 4 の出力端子 OS 1 から出力される左側の奇数成分の画像信号（ODDL）がアンプ 1 3 1 に入力され、4 チャンネル出力 CCD 3 4 の出力端子 OS 2 から出力される左側の偶数成分の画像信号（EVENL）がアンプ 1 3 1 に入力され、4 チャンネル出力 CCD 3 4 の出力端子 OS 3 から出力される右側の奇数成分の画像信号（ODDL）がアンプ 1 3 2 に入力され、4 チャンネル出力 CCD 3 4 の出力端子 OS 4 から出力される右側の偶数成分の画像信号（EVENL）がアンプ 1 3 2 に入力されている。

【0072】上述したように上記第 1 実施例によれば、LSI 内部でクロストークやスイッチングによる影響を受けたとしても、出力画像は左右の影響を受けず、原稿に忠実な出力画像を読み取ることができる。仮にクロストークやスイッチングの影響を受けたとしても隣接する隣の画素間となり、読み取り解像力を 600 dpi と考えたとき 1 画素あたりの読み取り範囲は 42.3 μm であることから、ほとんど影響がでない。

【0073】また、1 ラインの左右で増幅器が独立し、信号の伝達経路差（増幅器の差）の影響を受けやすくなるが、ここでの伝達経路さも CCD のラインの中央位置

に相当する双方の信号が一致するように左右の出力の一方を補正する左右補正を行うことで防止することができる。

【0074】また、多層基板にてCCD出力信号を引き回す場合、奇数出力と偶数出力は各々異なる層、例えば奇数出力は基板フロー面、偶数出力は基板リフロー面に分離して出力信号を引き回すことにより基板上でのクロストークを防止することができ、原稿に忠実な出力画像を読み取ることができる。

【0075】次に、第2実施例について説明する。

【0076】図7、図8は、本発明の第2実施例に係る読み込み制御部81に搭載される4チャンネル出力CCD34における画像データの転送を行う前処理システム130と高速スキャナ制御ASIC135の構成を示すものである。

【0077】第2実施例においては、増幅器の前にセレクトを設け、増幅器に入力される出力を選択し、増幅器からの出力をシェーディング補正し、ラインの中央位置に相当する双方の信号が一致するように左右の出力の一方を補正する左右補正を行い、4チャンネルの各出力信号を所定の順序に並べ替えて出力する手段を備え、マルチプレックス方式を切り替えるための手段を持たせ、例えばコントロールパネルにスイッチを設け、奇数と偶数マルチプレックス、左右マルチプレックスの切り替えができるようにする。

【0078】図7において、4チャンネル出力CCD34とアンプ131、132との間にセクタ201、202が設けられている。なお、図5で示した従来例と同一個所には同一符号を付して説明を省略する。

【0079】すなわち、図7において、4チャンネル出力CCD34の出力端子OS1から出力される左側の奇数成分の画像信号(ODDL)がアンプ131に入力され、4チャンネル出力CCD34の出力端子OS2から出力される左側の偶数成分の画像信号(EVENL)がセクタ201、202に入力され、4チャンネル出力CCD34の出力端子OS3から出力される右側の奇数成分の画像信号(ODDL)がセクタ201、202に入力され、4チャンネル出力CCD34の出力端子OS4から出力される右側の偶数成分の画像信号(EVENL)がアンプ132に入力されている。

【0080】セクタ201、202は、基本部CPU311からのマルチプレックス切替え信号により切り替えられる。

【0081】奇数と偶数マルチプレックスに切り替えられた場合は、左側の偶数成分の画像信号(EVENL)がアンプ131に入力され、右側の奇数成分の画像信号(ODDL)がアンプ132に入力される。

【0082】左右マルチプレックスに切り替えられた場合は、左側の偶数成分の画像信号(EVENL)がアンプ132に入力され、右側の奇数成分の画像信号(OD

DL)がアンプ131に入力される。

【0083】また、図8は、本発明の第2実施例に係る高速スキャナ制御ASIC135の詳細な構成例である。すなわち、高速スキャナ制御ASIC135は、バス幅変換回路139、140、セクタ(SEL1)211、セクタ(SEL2)212、シェーディング補正回路141、142、143、144、セクタ(SEL)145a、145b、146a、146b、147、148、左右補正回路160、ビット反転回路161、162、163、164、およびラスタ変換回路165から構成されている。

【0084】前処理システム130で前処理が施された画像データは、DOAX(8ビット：奇数成分の左右合成されたデータ、または奇数と偶数の左側成分の合成されたデータ)およびDOBX(8ビット：偶数成分の左右合成されたデータ、または奇数と偶数の右側成分の合成されたデータ)として2チャンネルで高速スキャナ制御ASIC135に入力される。

【0085】高速スキャナ制御ASIC135内部における全ての処理は、前処理システム130においてデジタル化された画像データDOAX、DOBXに対して行われるものである。

【0086】画像データDOAXは、まずバス幅変換回路139を通ることにより、前段で奇数と偶数マルチプレックスに切り替えられている場合、左側奇数成分のデータと右側奇数成分のデータに分けられ、前段で左右マルチプレックスに切り替えられている場合、左側奇数成分のデータと左側偶数成分のデータに分けられる。

【0087】画像データDOBXは、まずバス幅変換回路140を通ることにより、前段で奇数と偶数マルチプレックスに切り替えられている場合、左側偶数成分のデータと右側偶数成分のデータに分けられ、前段で左右マルチプレックスに切り替えられている場合、右側奇数成分のデータと右側偶数成分のデータに分けられる。

【0088】すなわち、前段で奇数と偶数マルチプレックスに切り替えられている場合、奇数成分の左右合成されたデータであるDOAX(8ビット)は、バス幅変換回路139によりDOA1X(8ビット：左側奇数成分(ODDL)のデータ)とDOA2X(8ビット：右側奇数成分(ODDR)のデータ)に分解され、偶数成分の左右合成されたデータであるDOBX(8ビット)はバス幅変換回路140によりDOB1X(8ビット：左側偶数成分(EVENL)のデータ)とDOB2X(8ビット：右側偶数成分(EVENR)のデータ)に分解される。

【0089】また、前段で左右マルチプレックスに切り替えられている場合、左側成分の奇数/偶数合成されたデータであるDOAX(8ビット)は、バス幅変換回路140によりDOA1X(8ビット：左側奇数成分(ODDL)のデータ)とDOA2X(8ビット：左側偶数

17

成分 (EVENL) のデータ) に分解され、右側成分の奇数／偶数合成されたデータである DOB X (8ビット) はバス幅変換回路 140 により DOB 1 X (8ビット: 右側奇数成分 (ODDR) のデータ) と DOB 2 X (8ビット: 右側偶数成分 (EVENR) のデータ) に分解される。

【0090】このように出力される DOA 2 X、DOB 1 X は、セクタ (SEL 1) 211、セクタ (SEL 2) 212 に入力され、基本部 CPU 311 よりマルチプレックス切替え信号に応じてセクタ (SEL 1) 211、セクタ (SEL 2) 212 で切り替えられる。

【0091】すなわち、前段で奇数と偶数マルチプレックスに切り替えられている場合、DOA 2 X は右側奇数成分 (ODDR) のデータとしてセクタ 211 からシェーディング補正 142 とセクタ 145 b に出力され、DOB 1 X は左側偶数成分 (EVENL) のデータとしてセクタ 212 からシェーディング補正 143 とセクタ 146 a に出力される。

【0092】また、前段で左右マルチプレックスに切り替えられている場合、DOA 2 X は左側偶数成分 (EVENL) のデータとしてセクタ 211 からシェーディング補正 142 とセクタ 145 b に出力され、DOB 1 X は右側奇数成分 (ODDR) のデータとしてセクタ 212 からシェーディング補正 143 とセクタ 146 a に出力される。

【0093】従って、バス幅変換回路 139、140 によって 2 チャンネルで入力される画像データは 4 チャンネルに分解されるため、例えば、画像データのデータレートが 2 チャンネルで 1 チャンネル当り 40 MHz として DOA X、DOB X より入力された場合、バス幅変換処理後の出力としての画像データは 4 チャンネルで 1 チャンネル当り 20 MHz として DOA 1 X、DOA 2 X、DOB 1 X、DOB 2 X に変換された状態で出力され、次段に入力されることになる。

【0094】バス幅変換処理により分解されたそれぞれの画像データ DOA 1 X (8ビット: 左側奇数成分のデータ)、DOA 2 X (8ビット: 右側奇数成分のデータ、または左側偶数成分のデータ)、DOB 1 X (8ビット: 左側偶数成分のデータ、または右側奇数成分のデータ)、DOB 2 X (8ビット: 偶数成分の右のデータ) は、シェーディング補正回路 141、142、143、144 によりシェーディング補正処理が施される。また、図に示すように高速スキャナ制御 ASIC 135 の場合、シェーディング補正回路を 4 つ準備することにより、バス幅変換処理された 4 チャンネルの画像データ DOA 1 X、DOA 2 X、DOB 1 X、DOB 2 X をそれぞれ並列で同時に処理できるような構成をとっている。

【0095】ここでシェーディング補正機能について簡

18

単に説明する。シェーディング補正には白レベルシェーディング補正と黒レベルシェーディング補正があり、この高速スキャナ制御 ASIC 135 の機能としては両方の補正に対応したアルゴリズムに基づいた回路構成となっている。

【0096】白レベルシェーディング補正とは、4 チャンネル出力 CCD 34 で読込んだ原稿上の読取データ (画像データ) をあらかじめ 4 チャンネル出力 CCD 34 により読込んだ白基準データで各画素毎に割ることにより、原稿上の読取データ (画像データ) を画素毎に正規化 (補正) する。これにより照度むらおよび 4 チャンネル出力 CCD 34 の受光素子毎の感度ばらつきを補正することができる。

【0097】黒レベルシェーディング補正とは、黒レベルを歪ませる主な要因である 4 チャンネル出力 CCD 34 内部の受光素子で発生する暗電流の影響等対して、4 チャンネル出力 CCD 34 で読込んだ原稿上の読取データ (画像データ) と白基準データより、あらかじめ 4 チャンネル出力 CCD 34 により読込んだ黒基準データを各画素毎に減ずることによりキャンセル (補正) するものである。

【0098】シェーディング補正されたそれぞれの画像データは、必要に応じてセクタ 147、148 を用いて左右補正回路 160 によって偶数成分、奇数成分それぞれの左右のデータに対して補正処理され、そのあとビット反転回路 161、162、163、164 でビット反転して、ラスタ変換回路 165 によって画像データの並び順の整列化処理が行われる。

【0099】このように高速スキャナ制御 ASIC 135 内部においてこれら一連の処理が施された画像データは、AIDTAX (8ビット)、AIDTBX (8ビット)、AIDTCX (8ビット)、AIDTDX (8ビット) として高速スキャナ制御 ASIC 135 より出力され、画像処理 ASIC 84 へと受け渡される。画像処理 ASIC 84 に入力された画像データは、画像処理 ASIC 84 内部において、フィルタリング処理、レンジ補正処理、倍率変換 (拡大、縮小) 処理、 γ 補正濃度変換処理、階調処理といった画像処理による一連のデータ加工処理が施される。

【0100】上述したように上記第 2 実施例によれば、切替えによりゴースト画像のような左右の影響を受けないとき (写真のような中間調を持った画像) は奇数と偶数マルチプレックスを選択し、解像力 (文字のような中間調をあまり持たない画像) を特に重視するときは左右マルチプレックスを選択することにより、読み取る画像に合わせてユーザが望む画像をユーザが選択できる。

【0101】また、写真モード時は奇数と偶数マルチプレックス、文字モードの時は左右マルチプレックスを選択するように設定しておくことで常に最適な画像とする

ことができる。

【0102】以上説明したように上記発明の実施の形態によれば、4チャンネル出力CCDの画像読み取りにおいて、各出力信号を基板上で分離することにより、出力信号間のクロストークを防止することができ、また、左側の偶数出力と奇数出力、右側の奇数出力と偶数出力をそれぞれマルチプレックスする方式により、LSI内部でクロストークやスイッチングによる影響を受けたとしても、出力画像は左右の影響を受けず原稿に忠実な出力画像を読み取ることができる。

【0103】また、奇数と偶数マルチプレックス、左右マルチプレックスとを切り替えるようにしたことにより常に最適な画像読み取ることができる。

【0104】

【発明の効果】以上詳述したようにこの発明によれば、4分割光電変換素子を用いた際の出力信号間のクロストークを防止して原稿に忠実な出力画像を読み取ることができる画像読取装置を提供することができる。

【図面の簡単な説明】

【図1】この発明に係るデジタル複写機の内部構造を示す断面図。

【図2】デジタル複写機の制御システムを示すブロック図。

【図3】図1で示したデジタル複写機の概略構成を示す図。

【図4】4チャンネル出力CCDの構成を示す図。

【図5】従来の前処理システムと高速スキャナ制御ASICの構成を示す図。

【図6】本発明に係る第1実施例の前処理システムと高速スキャナ制御ASICの構成を示すブロック図。

【図7】本発明に係る第2実施例の前処理システムと高速スキャナ制御ASICの構成を示すブロック図。

【図8】本発明に係る第2実施例の高速スキャナ制御ASICの構成を示すブロック図。

10 【符号の説明】

4…スキャナ部

5…画像処理部

6…プリンタ部

34…4チャンネル出力CCD（4分割光電変換素子）

84…画像処理ASIC

90、91…ラインメモリ

92…メモリ制御回路

130…前処理システム

131、132…アンプ（増幅手段）

135…高速スキャナ制御ASIC

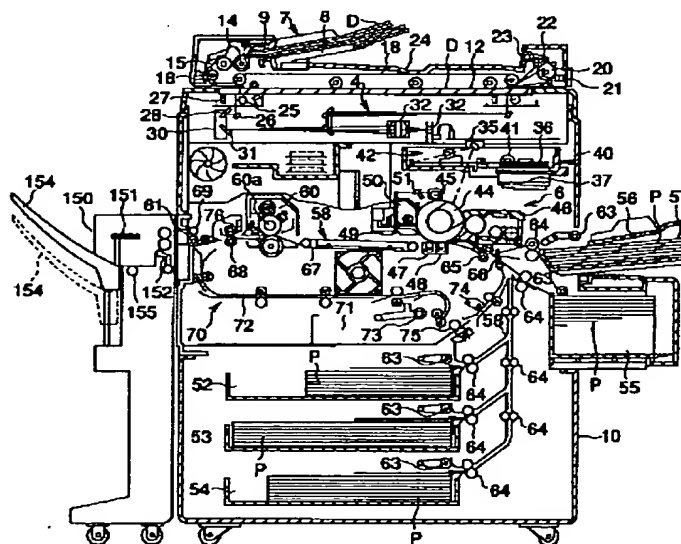
139、140…バス幅変換回路（分割手段）

160…左右補正回路（補正手段）

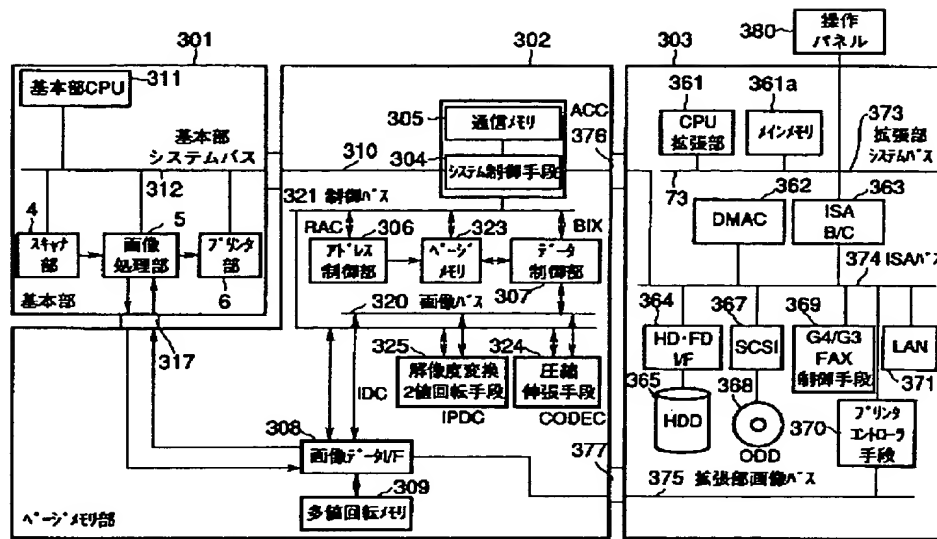
201、202、211、212…セレクト（選択手段）

311…基本部CPU（制御手段）

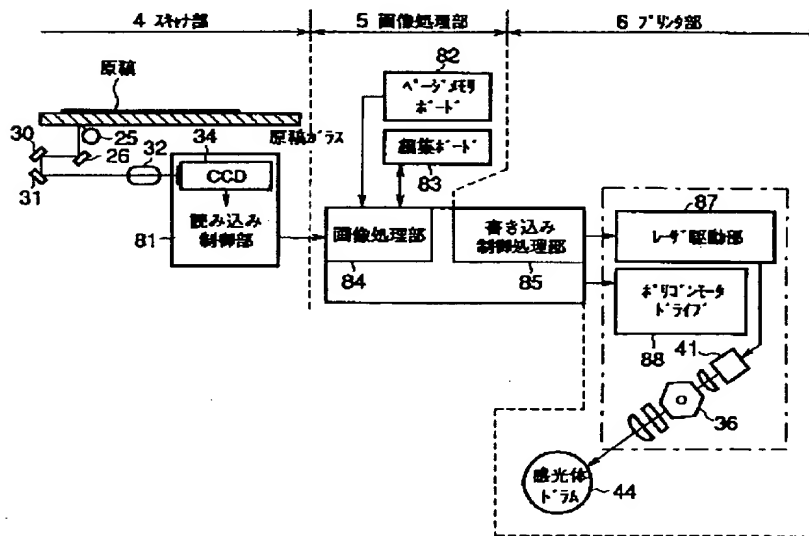
【図1】



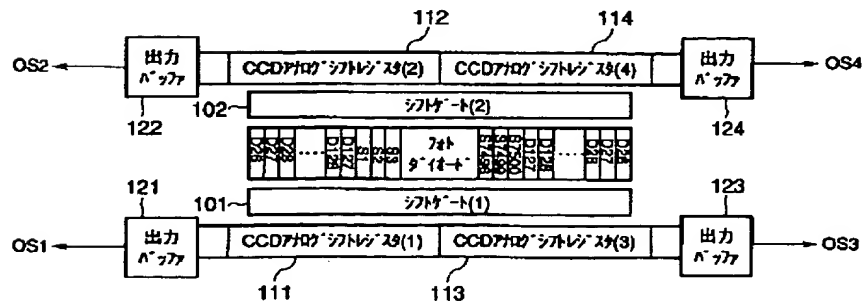
【図 2】



【図 3】



【図 4】



130

OS2 (EVENL)
OS1 (ODDL)

34

OS4 (EVENR)
OS3 (ODDR)

CCD

前処理LSI

前処理LSI駆動信号

131

133

132

134

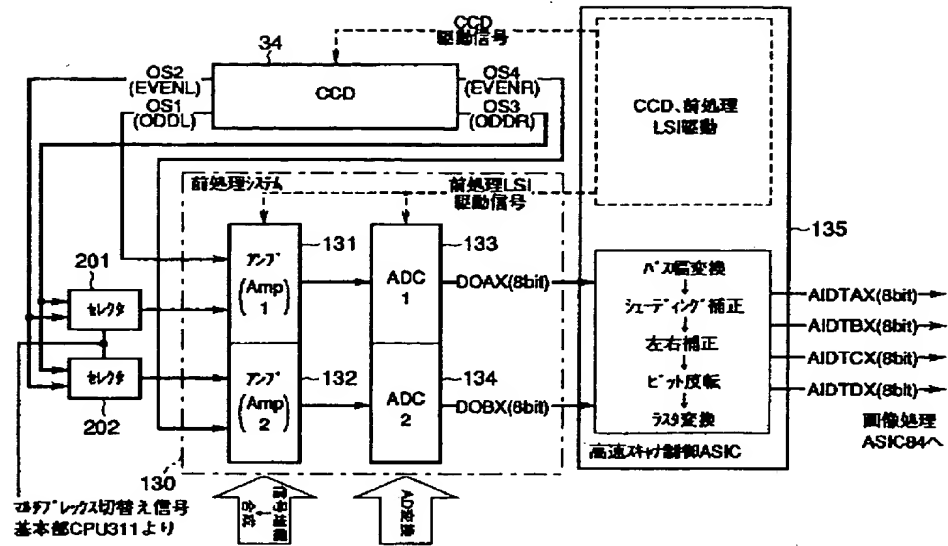
135

高速度制御ASIC

西像処理ASIC84へ

Figure 1 is a block diagram of the image processing system 130. The system includes a CCD sensor (34) which receives clock signals (OS2, OS1, OS4, OS3) and outputs signals to two parallel processing channels. Each channel consists of an amplifier (131, 132) and an ADC (133, 134). The ADCs output 8-bit digital signals (DOAX, DOBX) to an image processing ASIC (135). The ASIC performs H-level conversion, shading correction, left-right correction, and bit reversal to produce final 8-bit outputs (AIDTAX, AIDTBX, AIDTCX, AIDTDX).

【図 7】



【図 8】

